

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-191887

(43)Date of publication of application : 13.07.1999

(51)Int.Cl.

H04N 7/30

H04N 7/32

(21)Application number : 09-357362

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 25.12.1997

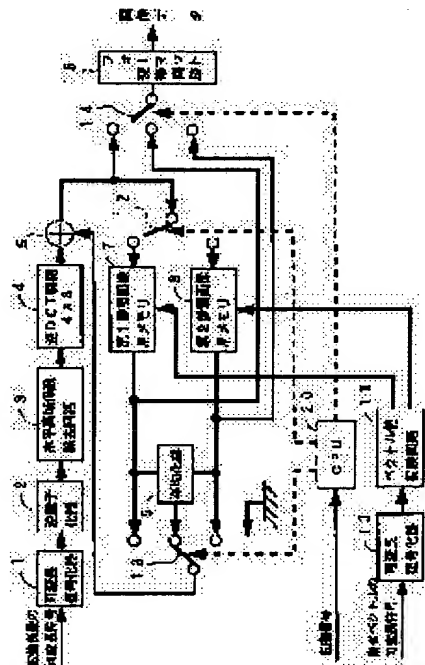
(72)Inventor : HIRASE KATSUNORI
MATSUURA SHINICHI
MURASHIMA HIROSHI
YAMASHITA AKIHIKO

(54) MOVING IMAGE DECODER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a moving image decoder whose memory capacity is reduced.

SOLUTION: A decoder is provided with a coefficient reduction circuit 3 that eliminates half of coefficients for high frequency parts of horizontal frequencies among orthogonal transform coefficients in the unit of blocks of a prescribed size obtained from an input signal, an inverse orthogonal transform circuit 4 that obtains reproduced image data or time base predicted error data whose horizontal direction data are compressed to 1/2 in the unit of blocks by conducting inverse orthogonal transform through the use of the transform coefficients reduced by the coefficient reduction circuit 3, an adder 5 that produces reproduced image data whose horizontal direction data are compressed to 1/2 based on the time base predicted error data obtained by the inverse orthogonal transform circuit 4 and on prescribed reference image data, and one or a plurality of reference image memories 7, 8 that store the reproduced image data to generate reference image data among the reproduced image data obtained by the inverse orthogonal transform circuit 4 or the adder 5.



LEGAL STATUS

[Date of request for examination] 08.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3481112

[Date of registration] 10.10.2003

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-191887

(43) 公開日 平成11年(1999)7月13日

(51) Int.Cl.⁸

識別記号

FI

H04N 7/30
7/32

H O 4 N 7/133
7/137

$$\begin{matrix} \mathbf{z} \\ \mathbf{z} \end{matrix}$$

審査請求 未請求 請求項の数3 OL (全 11 頁)

(21)出願番号 特願平9-357362

(22) 出願日 平成9年(1997)12月25日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)發明者 平瀬 勝典

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)發明者 松浦 信一

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)發明者 村島 弘嗣

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(74)代理人 弁理士 香山 秀幸

最終頁に続く

(54) 【発明の名称】 動画像復号化装置

(57) 【要約】

【課題】 この発明は、メモリ容量の低減化が図れる動画像復号化装置を提供することを目的とする。

【解決手段】 入力信号から得られた所定の大きさのブロック単位の直交変換係数のうち、水平周波数の高域部分の係数を除去して変換係数を半分に削減する係数削減回路、係数削減回路によって削減された変換係数を用いて逆直交変換を行うことにより、ブロック単位毎に水平方向が $1/2$ に圧縮された再生画像データまたは時間軸予測誤差データを得る逆直交変換回路、逆直交変換回路によって得られた時間軸予測誤差データと所定の参照画像データとに基づいて、水平方向が $1/2$ に圧縮された再生画像データを生成する加算器、ならびに逆直交変換回路または加算器によって得られた再生画像データのうち参照画像データを生成するために必要な再生画像データを記憶する1または複数の参照画像用メモリを備えている。

